

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-236658

(43)Date of publication of application : 29.08.2000

(51)Int.Cl.

H02M 3/07
H01L 27/04
H01L 21/822

(21)Application number : 11-035602

(71)Applicant : NEC CORP

(22)Date of filing : 15.02.1999

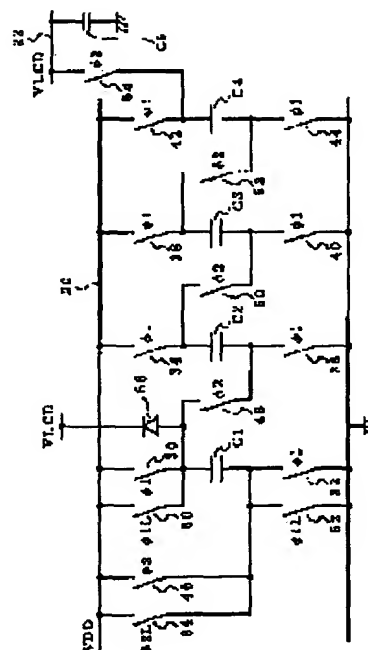
(72)Inventor : WATANABE TOSHIO

(54) BOOSTER CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a booster circuit which can be operated from a low voltage input power supply by supplying power to a control circuit upon turn on of power.

SOLUTION: A charge pump circuit comprises four capacitors C1, C2, C3, C4 connected between an input power supply (VDD) line 20 and the ground, charging switches 30, 32 connected across the capacitor C1, charging switches 34, 36 connected across the capacitor C2, charging switches 38, 40 connected across the capacitor C3, charging switches 42, 44 connected across the capacitor C4, booster switches 46, 48, 50, 52, 54, and a capacitor C5 for holding the output voltage, where on/off of each of the switches is controlled by a control circuit.



LEGAL STATUS

[Date of request for examination] 24.03.1999

[Date of sending the examiner's decision of rejection] 25.01.2000

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3150127

[Date of registration] 19.01.2001

[Number of appeal against examiner's decision of rejection] 2000-02351

[Date of requesting appeal against examiner's decision of rejection] 24.02.2000

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-236658

(P2000-236658A)

(43) 公開日 平成12年8月29日 (2000.8.29)

(51) Int.Cl.	識別記号	F I	ターミナル(参考)
H02M 3/07		H02M 3/07	5F038
H01L 27/04		H01L 27/04	G 5H730
21/822			

審査請求 有 請求項の数 4 O L (全 10 頁)

(21) 出願番号 特願平11-35602

(22) 出願日 平成11年2月15日 (1999.2.15)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 渡辺 利男

東京都港区芝五丁目7番1号 日本電気株式会社社内

(74) 代理人 100086645

弁理士 岩佐 義幸

Fターム(参考) 5F038 B602 B602 B603 B604 B605

B607 DF01 DF08

5H730 AS11 B602 B657 B686 B689

B698 D004 D012 D013 D032

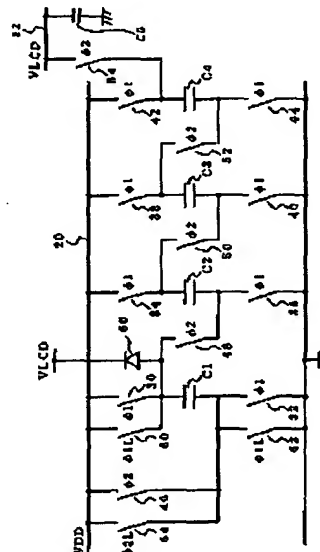
FG01

(54) 【発明の名称】 昇圧回路

(57) 【要約】

【課題】 電源投入時、制御回路に電源を供給し、低電圧入力電源で動作できる昇圧回路を提供する。

【解決手段】 チャージポンプ回路は、入力電源 (VDD) ライン20とグラウンドとの間に設けられた4個のコンデンサC1、C2、C3、C4と、コンデンサC1の両端に接続された充電用スイッチ30、32と、コンデンサC2の両端に接続された充電用のスイッチ34、36と、コンデンサC3の両端に接続された充電用のスイッチ38、40と、コンデンサC4の両端に接続された充電用のスイッチ42、44と、昇圧用スイッチ46、48、50、52、54と、出力電圧をホールドするためのコンデンサC5とを備えている。各スイッチのON、OFFは、制御回路で制御される。



(2)

特開2000-236658

1

2

【特許請求の範囲】

【請求項1】複数個のコンデンサを入力電源で充電し、充電された複数個のコンデンサを接続して昇圧して高圧電源を与えるチャージポンプ回路と、このチャージポンプ回路の前記充電および昇圧を行うための充電用および昇圧用のスイッチへのクロックであって、前記高圧電源の電圧レベルの第1のクロックを制御する制御回路とを備える昇圧回路において、

前記チャージポンプ回路は、昇圧回路の初期動作時に、初段の前記コンデンサを充電し昇圧する回路を有し、この回路は、前記入力電源の電圧レベルの第2のクロックで動作することを特徴とする昇圧回路、

【請求項2】前記回路は、

前記初段のコンデンサの両端にそれぞれ接続され、前記第2のクロックで動作する2個の充電用スイッチと、前記入力電源のラインと前記初段のコンデンサの一端との間に接続され、前記第2のクロックで動作する1個の昇圧用スイッチと、

前記初段のコンデンサの他端と前記高圧電源のラインとの間に隣接されたダイオードとからなることを特徴とする請求項1記載の昇圧回路、

【請求項3】前記制御回路は、

前記入力電源の電圧レベルの2相クロックを発生する発振回路と、

前記2相クロックをそれぞれレベル変換して、前記充電用および昇圧用の第1のクロックを形成するレベルシフタと、

前記充電用の第1のクロックを伝搬する第1のインバータ列と、

前記昇圧用の第1のクロックを伝搬する第2のインバータ列と、

前記2相クロックのうちの一方を充電用の前記第2のクロックとして伝搬する第3のインバータ列と、

前記2相クロックのうちの他方を昇圧用の前記第2のクロックとして伝搬する第4のインバータ列とを有し、前記第1および第2のインバータ列は、前記高圧電源を電源とすることを特徴とする請求項2記載の昇圧回路、

【請求項4】前記第1および第2のインバータ列は、前記高圧電源の電圧レベルが不足して動作しない場合に、前記レベルシフタからの第2のクロックを、“L”または“H”に固定することを特徴とする請求項3記載の昇圧回路、

【請求項5】前記すべてのスイッチは、高耐圧MOSトランジスタで構成されていることを特徴とする請求項2～4のいずれかに記載の昇圧回路、

【請求項6】前記ダイオードは、前記初段のコンデンサの入力電源のライン側に接続された充電用スイッチが、PチャネルMOSトランジスタの場合には、その寄生ダイオードであることを特徴とする請求項5記載の昇圧回路、

【請求項7】複数個のコンデンサを入力電源で充電し、充電された複数個のコンデンサを接続し、昇圧して高圧電源を与えるチャージポンプ回路と、このチャージポンプ回路の前記充電および昇圧を行うための充電用および昇圧用のスイッチへのクロックであって、前記高圧電源の電圧レベルの第1のクロックを制御する制御回路とを備える昇圧回路であって、前記チャージポンプ回路は、昇圧回路の初期動作時に、初段の前記コンデンサを充電し昇圧する回路を有する昇圧回路の駆動方法において、電源投入時の初期動作時には、前記回路を、前記入力電源の電圧レベルの第2のクロックで動作させることを特徴とする昇圧回路の駆動方法、

【請求項8】前記回路を動作させたとき、前記初段のコンデンサを充電し昇圧させた電圧をダイオードを介して、前記高圧電源に与え、

前記制御回路は、前記高圧電源を電源として動作することを特徴とする請求項7記載の昇圧回路の駆動方法、

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、昇圧回路、特にLCD（液晶）コントローラドライバに用いられる昇圧回路およびその駆動方法に関する。

【0002】

【従来の技術】LCDコントローラドライバは、CPUとのインタフェース回路、表示制御回路、表示内容を記録するメモリ回路からなる低電圧回路部と、電圧発生回路、LCD駆動回路からなる高耐圧回路部から構成される。

【0003】LCDコントローラドライバは、携帯電話やポケットベルなどのバッテリー駆動携帯機器のLCD表示に使用されている。このため、LCDコントローラドライバは単一電源で動作できるよう電圧発生回路が内蔵されている。例えば、外付け容量を使用したチャージポンプ回路を内蔵し、入力電源電圧3Vから9V（3倍昇圧）または12V（4倍昇圧）の昇圧電圧を発生させ、LCD駆動回路の電源として使用していた。

【0004】携帯電話等の機器では、リチウムイオンバッテリー（1.8V）2個を直列に接続し、3.6Vを機器に供給している。バッテリーは使用時間と共に電圧が低下するが、LCDコントローラドライバの電源電圧が低下した場合、LCDの表示に影響するため、LCDコントローラドライバには電圧低下の影響がないように定電圧回路（レギュレータ回路）を介して3Vの電圧を供給している。定電圧回路の精度が±10%の場合、LCDコントローラドライバは2.7V～3.3Vの範囲での動作が必要である。

【0005】市場の要求としてバッテリーでの長時間動作が必要であり、このため、低消費電力化、低電圧化が進んでいる。例えば、1.2Vのバッテリー2個を使い、2.4Vに電圧を低下させることにより、実質的にバッ

(3)

特開2000-236658

3

4

テリ-の使用時間を延長させる傾向にある。一方、LCDを駆動する電圧は、LCDパネルの特性に依存し、バッテリーの電圧に關係なく6~11V必要である。

【0006】このような要求に対し、低電圧回路部はプロセスの微細化と共に閾値電圧が低下し、低電圧での動作が可能であるが、LCDを駆動する電圧は通常、6~11Vの高電圧が必要であり、高耐圧回路部を構成する高耐圧トランジスタは、14~15Vの耐圧が確保されなければならず、高耐圧トランジスタの微細化と共に閾値電圧の低電圧化は困難であった。

【0007】したがって、バッテリーの低電圧化に対応した昇圧回路が要求されている。昇圧回路は、チャージポンプ回路と、チャージポンプ回路を構成するMOSトランジスタのゲートへ供給されるクロックを発生し、チャージポンプ回路の動作を制御する制御回路とから構成されている。このような昇圧回路は高耐圧回路部に設けられており、昇圧回路の制御回路を動作させるためには電源の供給が必要である。通常、制御回路はチャージポンプ回路が発生した高圧電圧を電源電圧として動作するが、電源投入時は制御回路への電源電圧供給手段がない。したがって、このままでは制御回路が正常に動作せず、チャージポンプ回路へクロックを供給することができず、結果として昇圧回路が動作しない。そこで従来では、制御回路への電源電圧供給手段として、チャージポンプ回路において入力電源(VDD)ラインよりダイオードを介して高圧電源(VLCD)ラインに電圧を与え、この電圧を電源として制御回路に供給していた。

【0008】図6は、従来の昇圧回路の一例を示す回路図である。この昇圧回路は、2段のコンデンサを有するチャージポンプ回路1と、制御回路3とから構成されており、3倍昇圧を実現する回路である。

【0009】チャージポンプ回路1は、充電用のNチャネルMOSトランジスタ2、4、6、8と、昇圧用のNチャネルMOSトランジスタ10、12およびPチャネルMOSトランジスタ14と、2個のコンデンサ16、18と、入力電源(VDD)ライン20と高圧電源(VLCD)ライン22との間に設けられたダイオード24と、出力電圧をホールドするためのコンデンサ26とから構成されている。

【0010】制御回路3は、チャージポンプ回路1のMOSトランジスタをON、OFFさせるためのクロックφ1、φ2を発生するが、0~VDDレベルのクロックを発振器で発生し、レベルシフタで0~VLCDレベルのクロックφ1、φ2にレベル変換し、インバータにより所望の極性にして、チャージポンプ回路のMOSトランジスタのゲートに供給する構成となっている。

【0011】クロックφ1は充電用のMOSトランジスタのゲートに、クロックφ2は昇圧用のMOSトランジスタのゲートに供給される。但し、PチャネルMOSトランジスタ14には極性が反転されたクロックφ2が入

力される。

【0012】

【発明が解決しようとする課題】昇圧回路の電源投入時(初期動作時)に、入力電源(VDD)ラインよりダイオードを介して高圧電源(VLCD)ラインに電圧を供給し、これを制御回路の電源とする従来の昇圧回路では、高圧電源(VLCD)ラインは、入力電圧(VDD)よりダイオードの順方向電圧(VF)下がった電圧(VDD-VF)が供給される。しかし、この方法ではバッテリーの電圧低下により入力電源電圧が低下した場合、制御回路を動作させる十分な高圧電源を供給することができない。

【0013】従来の昇圧回路では、VDDが3Vのとき、初期動作時のVLCDは2.3V(VDD-VF=3V-0.7V)となるが、高耐圧トランジスタの閾値電圧は約0.7~1Vであり2.3Vでも十分動作可能である。しかし、VDD=2V(電源精度が±10%のとき1.8~2.2V)に入力電源電圧が低下した場合、VLCDは1.3Vとなり高耐圧トランジスタを正常に動作させることができない。したがって、制御回路のインバータなどを構成する高耐圧トランジスタが動作せず、発振回路が発生したクロックをチャージポンプ回路のMOSトランジスタのゲートに伝達することができない。

【0014】このように、従来の昇圧回路では、入力電源電圧(VDD)が低下した場合には、制御回路に必要な高圧電源を供給することができないため、昇圧回路を始動させることができない。

【0015】本発明の目的は、電源投入時、制御回路に電源を供給し、低電圧入力電源で動作できる昇圧回路を提供することにある。

【0016】

【課題を解決するための手段】本発明の第1の態様によれば、本発明は、複数個のコンデンサを入力電源で充電し、充電された複数個のコンデンサを接続して昇圧して高圧電源を与えるチャージポンプ回路と、このチャージポンプ回路の前記充電および昇圧を行うための充電用および昇圧用のスイッチへのクロックであって、前記高圧電源の電圧レベルの第1のクロックを制御する制御回路とを備える昇圧回路において、前記チャージポンプ回路は、昇圧回路の初期動作時に、初段の前記コンデンサを充電し昇圧する回路を有し、この回路は、前記入力電源の電圧レベルの第2のクロックで動作することを特徴とする。

【0017】本発明の第2の態様によれば、本発明は、複数個のコンデンサを入力電源で充電し、充電された複数個のコンデンサを接続し、昇圧して高圧電源を与えるチャージポンプ回路と、このチャージポンプ回路の前記充電および昇圧を行うための充電用および昇圧用のスイッチへのクロックであって、前記高圧電源の電圧レベル

(4)

特開2000-236658

5

6

の第1のクロックを制御する制御回路とを備える昇圧回路であって、前記チャージポンプ回路は、昇圧回路の初期動作時に、初段の前記コンデンサを充電し昇圧する回路を有する昇圧回路の駆動方法において、電源投入時の初期動作時には、前記回路を、前記入力電源の電圧レベルの第2のクロックで動作させることを特徴とする。

【0018】

【発明の実施の形態】一般的にチャージポンプ回路は、入力電源に充電されたコンデンサとこのコンデンサを用いて充電されたコンデンサを組み合わせ、接続することにより所定の昇圧電圧を得る回路である。

【0019】入力電源にチャージされた複数のコンデンサを直接接続して昇圧するチャージポンプ回路を例に本発明を説明する。

【0020】図1は、本発明の昇圧回路を構成するチャージポンプ回路の一例の等化回路図である。このチャージポンプ回路は、入力電源（VDD）ライン20とグラウンドとの間に設けられた4個のコンデンサC1、C2、C3、C4と、コンデンサC1の両端に接続された充電用スイッチ30、32と、コンデンサC2の両端に接続された充電用のスイッチ34、36と、コンデンサC3の両端に接続された充電用のスイッチ38、40と、コンデンサC4の両端に接続された充電用のスイッチ42、44と、昇圧用スイッチ46、48、50、52、54と、出力電圧をホールドするためのコンデンサC5とを備えている。このチャージポンプ回路は、5倍昇圧（5×VDD）を実現することができる。

【0021】充電用スイッチのON、OFFは、後述する制御回路が発生するクロックφ1により、昇圧用スイッチのON、OFFは、後述する制御回路が発生するクロックφ2により制御される。

【0022】以上の構成は、従来のチャージポンプ回路の構成と同じである。

【0023】本発明の昇圧回路のチャージポンプ回路は、以上の従来の構成に加えて、初期動作時に、初段のコンデンサC1を充電するためのスイッチ60、62と、初段のコンデンサC1を放電するためのスイッチ64と、高圧電源（VLCD）ライン22にコンデンサC1の電圧を供給するダイオード66とを備えている。

【0024】初期動作スイッチ60はスイッチ30に並列に接続され、初期動作スイッチ62はスイッチ32に並列に接続され、初期動作スイッチ64はスイッチ46に並列に接続されている。

【0025】以上の構成において、スイッチは、実際にはMOSトランジスタで作られる。図2は、図1の回路の具体的構成を示す。なお、構成の理解を助けるために、図1で用いた参照番号は、図2の対応する素子にも用いるものとする。充電用スイッチ30、32、34、36、38、40、42、44はNチャネルMOSトランジスタで構成され、昇圧用スイッチ46、48、50

0、52、54はPチャネルMOSトランジスタで構成される。

【0026】初段コンデンサC1の初期動作時の充電用スイッチ60および62は、それぞれPチャネルMOSトランジスタおよびNチャネルMOSトランジスタで構成されている。初段コンデンサC1の初期動作時の放電用スイッチ64はPチャネルMOSトランジスタで構成されている。図1に示すダイオード66は、PチャネルMOSトランジスタ60の寄生ダイオードが利用される。MOSトランジスタ60にNチャネルを用いた場合には寄生ダイオードはないので、ダイオードを別途接続することになる。このダイオードは、例えば、ソースとゲートとを接続したPチャネルMOSトランジスタで構成できる。

【0027】以下の構成において、入力電源（VDD）ライン20および高圧電源（VLCD）ライン22は、図示のように接続されている。後述するように、高圧電源（VLCD）は、制御回路への電源として供給される。

【0028】図3は、昇圧回路を構成する制御回路の一例の具体的構成を示す図である。この制御回路は、基本的には、0～VDDレベルの2相クロックφ1L、φ2Lを発生する発振器70、72と、0～VDDレベルのクロックφ1L、φ2Lをそれぞれ伝搬するインバータ列80、82と、0～VDDレベルのクロックφ1L、φ2Lを0～VLCDレベルにレベル変換し、クロックφ1、φ2を生成するレベルシフタ74、76と、レベルシフタ74の出力する0～VLCDレベルのクロックφ1、φ2をそれぞれ伝搬するインバータ列84、86とを備えている。

【0029】図4は、レベルシフタ74、76における入出力でのそれぞれのクロックの波形を示す。クロック発振器70、72でそれぞれ発生されるクロックφ1L、φ2Lの“H”レベルが重ならないようにタイミングが設定される。タイミングが重なると、チャージポンプ回路において貫通電流が流れ、回路が正常に動作しなくなるからである。

【0030】レベルシフタ74、76およびインバータ列84、86の電源には、チャージポンプ回路の出力する高圧電源（VLCD）が用いられる。インバータ84、86の各インバータは、PチャネルおよびNチャネルの高耐圧MOSトランジスタで構成され、PチャネルMOSトランジスタのソースには高圧電源（VLCD）が与えられる。したがって、初期動作時に、高圧電源（VLCD）電圧が低いと、インバータ列が動作せず、クロックφ1、φ2が伝搬されない。このため、チャージポンプ回路が動作しないという問題が発生することについては前述した。

【0031】一方、クロックφ1、φ2を伝搬するインバータ列80、82の電源は入力電源（VDD）が用い

(5)

特開2000-236658

7

られる。インバータを構成するMOSトランジスタは、低電圧駆動であるので、閾値電圧を低下でき、入力バッテリーの電圧がある程度低下しても動作に支障をきたすことはない。

【0032】以上のような制御回路の発生するクロックは、図2のMOSトランジスタのチャネル型に応じて極性が選択されて、MOSトランジスタのベースに与えられる。具体的には、図2の初期動作トランジスタ60には反転されたクロックφ1Lが、トランジスタ62にはクロックφ1Lが、トランジスタ64には反転されたクロックφ2Lが与えられる。

【0033】一方、通常動作時の充電用MOSトランジスタ30、32、34、36、38、40、42、44には、クロックφ1が与えられ、昇圧用MOSトランジスタ46、48、50、52、54には、反転されたクロックφ2が与えられる。

【0034】なお、チャージポンプ回路に用いられるMOSトランジスタのチャネル型が変われば、それに応じて制御回路のインバータ列の所望段から適宜適正な極性のクロックを取り出すことができる。

【0035】コンデンサC1を充電し昇圧する初期動作では、通常動作時に働くMOSトランジスタをすべてOFFしておく必要がある。というのは、初期動作時のトランジスタ60、62、64を動作させるときに、通常動作時用のMOSトランジスタがONしているようなことがあれば、初期動作が正常に働かないおそれがあるからである。

【0036】以上のことを確保するために、図3の制御回路では、インバータ列84、86の初段のインバータに、ゲートとドレインとを接続しダイオードとして働くNチャネルMOSトランジスタ90、92をそれぞれ設け、電位を持ち上げる構成としている。このため、チャージポンプ回路から供給される電源電圧(VLCD)が不足して、インバータが動作しないときであっても、インバータ列84の出力を“L”レベルに、インバータ列86の出力を“H”レベルに固定できるようにしている。

【0037】次に、図2のチャージポンプ回路および図3の制御回路よりなる本実施例の昇圧回路の動作を説明する。なお、本実施例では入力電源電圧(VDD)は、1.8Vであるものとする。

【0038】図5は、VLCDの立上りを説明するためのグラフであり、縦軸は昇圧回路の出力電圧を、横軸は時間を示している。

【0039】昇圧回路の電源を投入した初期状態では、0~VDDレベルのクロックφ1Lで充電用MOSトランジスタ60、62がONされ、初段のコンデンサC1が充電されて電圧がVDDに立上っていく。コンデンサC1の電圧は、PチャネルMOSトランジスタ60の寄生ダイオードを経て、高圧電源(VLCD)ライン22

8

に供給される。したがって、VLCDの電圧は、VDDの充電電圧よりダイオードの順方向電圧(VF)、例えば0.7Vだけ低下した値(1.8-0.7=1.1V)となる。

【0040】初期動作時の次のタイミングでは、0~VDDレベルのクロックφ1Lで充電用MOSトランジスタ60、62がOFFされ、0~VDDレベルのクロックφ2Lで昇圧用MOSトランジスタ64がONされる。入力電源(VDD)の電圧に、コンデンサC1の充電電圧が加算され3.6Vに昇圧され、寄生ダイオードの順方向電圧だけ低下した電圧(1.8×2-0.7=2.9V)が高圧電源ライン22に供給される。この電圧は図3の制御回路のインバータ列84、86の電源電圧として供給される。

【0041】以上のような初期動作におけるコンデンサC1の充電および昇圧の動作において、通常動作時に働くMOSトランジスタはすべてOFF状態にあるので、VLCDの電圧は確実に2.9Vにまで立上る。高耐圧トランジスタの閾値電圧は約0.7~1Vであり2.9Vでも十分動作可能である。したがって制御回路のインバータ列84、86は動作し、レベルシフタ74、76の発生する0~VLCDレベルのクロックφ1、φ2を伝搬するようになる。クロックφ1、φ2がチャージポンプ回路に供給され始めると、チャージポンプ回路が通常動作を開始する。すなわち充電用MOSトランジスタ30、32、34、36、38、40、42、44がONし、コンデンサC1、C2、C3、C4が入力電源電圧VDDに充電され、次のタイミングでこれら充電用MOSトランジスタがOFFし、昇圧用MOSトランジスタ46、48、50、52、54がONして、これらコンデンサC1、C2、C3、C4を直列に接続し、VDDを5倍に昇圧した約9Vの電圧が得られる。

【0042】

【発明の効果】本発明によれば、入力電源(VDD)レベルのクロックにより初段のコンデンサを確実に充電かつ昇圧するようにしているので、初期動作時に昇圧回路を正常に動作させることが可能となる。

【図面の簡単な説明】

【図1】本発明の昇圧回路を構成するチャージポンプ回路の一例の等化回路図である。

【図2】図1の回路の具体的構成を示す図である。

【図3】昇圧回路を構成する制御回路の一例の具体的構成を示す図である。

【図4】レベルシフタにおける入出力でのそれぞれのクロックの波形を示す図である。

【図5】VLCDの立上りを説明するための図である。

【図6】従来の昇圧回路の一例を示す回路図である。

【符号の説明】

20 入力電源(VDD)ライン

22 高圧電源(VLCD)ライン

(6)

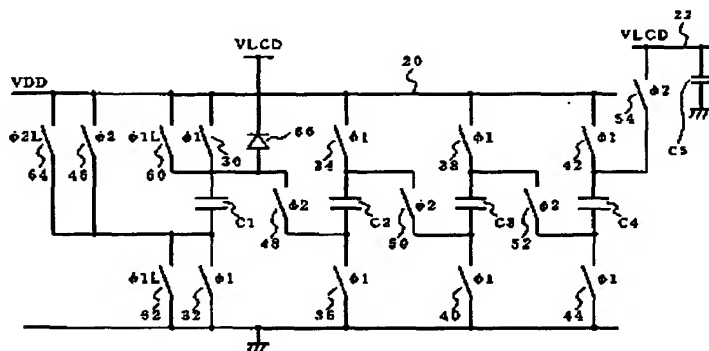
特開2000-236658

9

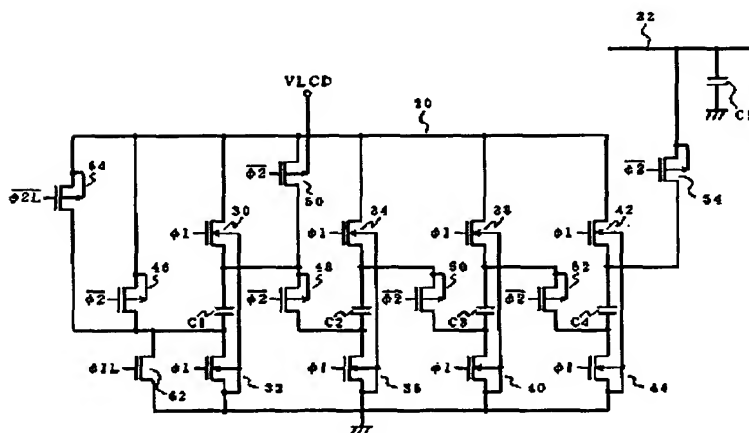
10

30, 32, 34, 36, 38, 40, 42, 44 充 * 66 ダイオード
 電用スイッチ 70, 72 発振器
 46, 48, 50, 52, 54 昇圧用スイッチ 74, 76 レベルシフタ
 60, 62 初段のコンデンサC1を充電するためのス 80, 82, 84, 86 インバータ列
 イッチ 90, 92 NチャネルMOSトランジスタ
 64 初段のコンデンサC1を放電するためのスイッチ*

【図1】



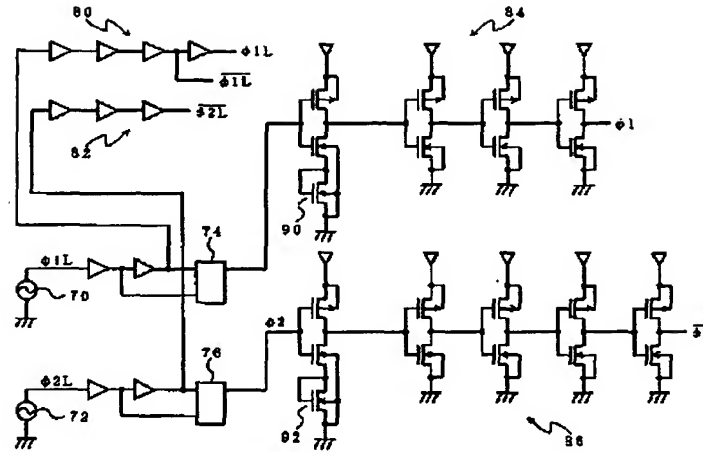
【図2】



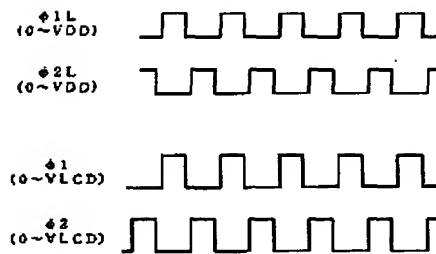
(7)

特開2000-236658

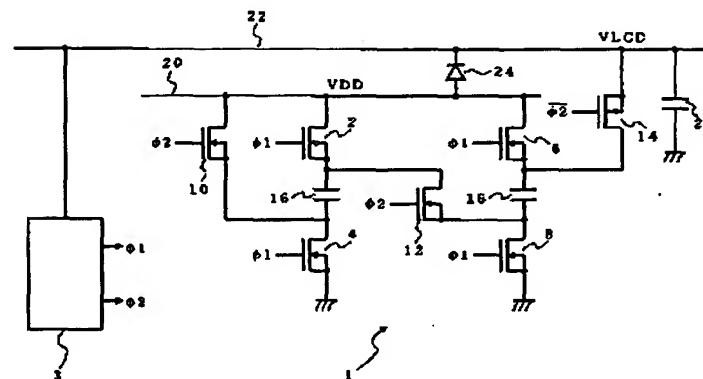
【図3】



【図4】



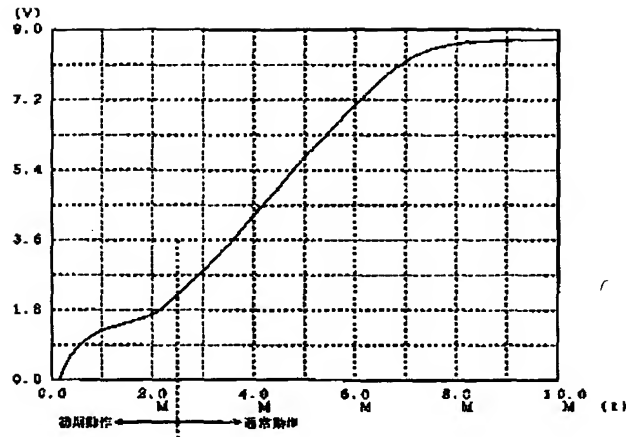
【図6】



(8)

特開2000-236658

【図5】



【手続補正書】

【提出日】平成11年12月13日（1999. 12. 13）

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正内容】

【発明の名称】昇圧回路

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】複数個のコンデンサと、

前記複数個のコンデンサを入力電源で充電させ、前記充電された複数個のコンデンサを直列接続して高圧電源に昇圧させる、充電用および昇圧用の第1のスイッチ群と、

前記第1のスイッチ群のうち、前記複数個のコンデンサの初段のコンデンサを前記入力電源で充電および昇圧させる前記第1のスイッチと並列に接続された充電用および昇圧用の第2のスイッチと、

前記初段のコンデンサの一端と前記高圧電源のラインとの間に設けられたダイオードと、

前記第1のスイッチ群の開閉を制御するクロックであって前記高圧電源のラインと同一の電圧レベルの、充電用

および昇圧用の第1のクロック、および前記第2のスイッチの開閉を制御するクロックであって昇圧初期動作時に前記入力電源と同一の電圧レベルの、充電用および昇圧用の第2のクロックを制御する制御回路とを有することを特徴とする昇圧回路。

【請求項2】前記制御回路は、

前記入力電源と同一の電圧レベルの2相クロックを発生する発振回路と、

前記2相クロックをそれぞれレベル変換して、前記充電用および昇圧用の第1のクロックを形成するレベルシフタと、

前記充電用の第1のクロックを伝搬する第1のインバータ列と、

前記昇圧用の第1のクロックを伝搬する第2のインバータ列と、

前記2相クロックのうちの一方を充電用の前記第2のクロックとして伝搬する第3のインバータ列と、

前記2相クロックのうちの他方を昇圧用の前記第2のクロックとして伝搬する第4のインバータ列とを有し、

前記第1および第2のインバータ列は、前記高圧電源を電源とすることを特徴とする請求項1記載の昇圧回路。

【請求項3】前記第1および第2のインバータ列は、前記高圧電源の電圧レベルが不足して動作しない場合に、前記レベルシフタからの第2のクロックを、“L”または“H”に固定することを特徴とする請求項2記載の昇圧回路。

【請求項4】前記ダイオードは、前記初段のコンデンサ